
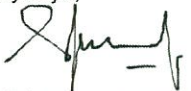
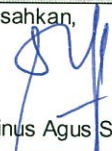




RENCANA PEMBELAJARAN SEMESTER (RPS) PROGRAM STUDI INFORMATIKA IFA210

Issue/Revisi	: V1.R1	Tanggal	: 01 Februari 2021
Mata Kuliah	: Pengantar Sistem Digital (PRODI)	Kode MK	: IFA210
Rumpun MK	: MKMI	Semester	: 4 (Empat)
Dosen Penyusun	: Prio Handoko, S.Kom., M.T.I.	Bobot (sks)	: 2
Penyusun,  (Prio Handoko, S.Kom., M.T.I.)	Menyetujui,  (Safitri Jaya, S.Kom., M.T.I.)	Mengesahkan,  (Agustinus Agus Setiawan, ST. MT.)	

RENCANA PEMBELAJARAN SEMESTER	
Capaian Pembelajaran (CP)	CPL - PRODI S3 Berkontribusi dalam peningkatan mutu kehidupan bermasyarakat, berbangsa, bernegara, dan peradaban berdasarkan Pancasila; S9 Menunjukkan sikap bertanggungjawab atas pekerjaan di bidang keahliannya secara mandiri; KU1 Mampu menerapkan pemikiran logis, kritis, sistematis, dan inovatif dalam konteks pengembangan atau implementasi ilmu pengetahuan dan teknologi yang memperhatikan dan menerapkan nilai humaniora yang sesuai dengan bidang keahliannya; KU2 Mampu menunjukkan kinerja mandiri, bermutu, dan terukur; KS1 Mampu menggunakan ilmu pengetahuan dan teknologi dalam menyelesaikan masalah;
	CP-MK IV.A.1 Menentukan pendekatan sistem cerdas yang sesuai dengan problem yang dihadapi, memilih representasi pengetahuan dan mekanisme penalarannya VI.A.1 Menganalisis dan mengembangkan sistem serta prosedur yang berkaitan dengan sistem komputer serta memberikan rekomendasi yang berkaitan dengan sistem komputer yang lebih efisien dan efektif VI.A.2 Menerapkan konsep-konsep yang berkaitan dengan arsitektur dan organisasi komputer serta memanfaatkannya untuk menunjang aplikasi komputer
	Deskripsi Singkat MK Mata kuliah ini dimaksudkan untuk memberikan pengetahuan dan pemahaman tentang Dasar-dasar sistem digital diantaranya representasi bilangan, konsep digital, aljabar Boolean, penyederhanaan rangkaian digital dan mengenal perancangan sistem digital, analisis dan persamaan logika, konsep dasar logika digital, IC Logic, K-Maps, serta rangkaian sekuensial dan rangkaian kombinatorial : latch, flipflop, register dan counter. Teknologi implementasi diarahkan menggunakan chip standar TTL dan CMOS. Setelah mengikuti perkuliahan ini, mahasiswa diharapkan mampu memahami konsep digital serta mampu mengimplementasikannya melalui penyelesaian kebutuhan yang berkaitan dengan sistem digital.

RENCANA PEMBELAJARAN SEMESTER (RPS) PROGRAM STUDI INFORMATIKA IFA210

RENCANA PEMBELAJARAN SEMESTER					
Materi Pembelajaran/Pokok Bahasan	<ol style="list-style-type: none"> 1. Sistem Bilangan 2. Gerbang Logika Dasar 3. Aljabar Boolean dan Persamaan Logika 4. Persamaan dan Penyederhanaan Persamaan Logika 5. Sirkuit Digital dan Boolean Algebra 6. Rangkaian Logika Kombinasional 7. Rangkaian Logika Sekuensial 				
Pustaka	Utama <ol style="list-style-type: none"> 1. Mano, M. Moris, Ciletti, Michael D., 2013, "Digital Design: With an Introduction to the Verilog HDL", 5th Edition, Pearson. (Tersedia dalam bentuk ebook. Tautan : https://www.pdfdrive.com/mano-digital-design-d39562802.html) 				
	Pendukung <ol style="list-style-type: none"> 1. - 				
Media Pembelajaran	<table border="1"> <thead> <tr> <th>Perangkat Lunak:</th> <th>Perangkat Keras:</th> </tr> </thead> <tbody> <tr> <td>- Menggunakan aplikasi PowerPoint untuk menjelaskan materi</td> <td>- LCD Projector</td> </tr> </tbody> </table>	Perangkat Lunak:	Perangkat Keras:	- Menggunakan aplikasi PowerPoint untuk menjelaskan materi	- LCD Projector
	Perangkat Lunak:	Perangkat Keras:			
- Menggunakan aplikasi PowerPoint untuk menjelaskan materi	- LCD Projector				
Team Teaching	-				
Mata Kuliah Prasyarat	-				
Indikator, Kriteria dan Bobot Penilaian	<ul style="list-style-type: none"> - Ujian Akhir Semester 30% - Ujian Tengah Semester 25% - Tugas Mandiri 25% - Quiz 20% 				

RENCANA PEMBELAJARAN SEMESTER						
Minggu ke-	Sub CP-MK (Kemampuan Akhir yang Diharapkan)	Indikator	Kriteria & Bentuk Penilaian	Metode Pembelajaran (Estimasi Waktu)	Materi Pembelajaran (Pustaka)	Bobot Penilaian (%)
(1)	(2)	(3)	(4)	(5)	(6)	(7)
1	<ol style="list-style-type: none"> Memahami RPS dan kontrak kuliah Memahami perbedaan sinyal digital dan kontinu Memahami berbagai sistem bilangan pada sistem komputer dan konversinya 	<ul style="list-style-type: none"> Mahasiswa mampu menjelaskan perbedaan sinyal digital dan kontinu. Mahasiswa mampu menjelaskan representasi biner dalam bentuk BCD, excess, dsb. Mahasiswa dapat menjelaskan pengkodean alphanumeric dalam standar ASCII. 	<p>Kriteria: Pemahaman dan Penguasaan</p> <p>Bentuk Penilaian: Penyelesaian Kasus dan tanya jawab</p>	<p>Kuliah dan Diskusi [TM: 1 x (3x50)]</p> <p>Kuliah Mandiri [KM: 1 x (3x60)]</p> <p>Terstruktur [TS: 1 x (3x60)]</p>	<ul style="list-style-type: none"> RPS Kontrak Kuliah Sinyal digital dan kontinu Sistem Bilangan 	2
2	<ol style="list-style-type: none"> Memahami prinsip operator logika AND, OR, NAND, XOR, INVERTER, BUFFER Implementasi operator logika dalam penyelesaian sebuah persamaan logika Implementasi IC ke dalam persamaan logika 	<ul style="list-style-type: none"> Mahasiswa dapat menjelaskan simbol dan fungsi dari gerbang logika. Mahasiswa mampu menggambarkan gerbang logika dasar yang terdapat dalam IC. Mampu menyelesaikan kasus implementasi IC yang bersesuaian ke dalam persamaan gerbang logika 	<p>Kriteria: Ketepatan dan Penguasaan</p> <p>Bentuk Penilaian: Tugas mandiri dan tanya jawab</p>	<p>Kuliah dan Diskusi [TM: 1 x (3x50)]</p> <p>Kuliah Mandiri [KM: 1 x (3x60)]</p> <p>Terstruktur [TS: 1 x (3x60)]</p>	<ul style="list-style-type: none"> Logika Operator AND, OR, INVERTER, BUFFER, NAND, NOR, XOR, NOR IC Logic 	2
3	<ol style="list-style-type: none"> Memahami teori mengenai Boolean Algebra dan Fungsi Persamaan Logika Memahami hubungan antara Aljabar Boolean dan Ekspresi Boolean. Mampu membedakan dan mengubah 	<ul style="list-style-type: none"> Mahasiswa dapat menjelaskan perbedaan antara Aljabar Boolean dan Persamaan Logika. Mahasiswa dapat menjelaskan hubungan antara Aljabar Boolean 	<p>Kriteria: Pemahaman dan Penguasaan</p> <p>Bentuk Penilaian: Penyelesaian Kasus dan tanya jawab</p>	<p>Kuliah dan Diskusi [TM: 1 x (3x50)]</p> <p>Kuliah Mandiri [KM: 1 x (3x60)]</p> <p>Terstruktur</p>	<ul style="list-style-type: none"> Boolean Algebra dan Fungsi Persamaan Logika Kanonikal dan Standar Form 	2

	Ekspresi Boolean ke dalam bentuk Persamaan Boolean. 4. Memahami bentuk Kanonikal dan Standar Form sebuah Fungsi Boolean	dan Persamaan Logika. - Mahasiswa dapat melakukan pengubahan dari sebuah Ekspresi Logika ke dalam bentuk Persamaan Logika - Mahasiswa dapat menunjukkan bentuk Kanonikal dan Standar Form sebuah Fungsi Boolean		[TS: 1 x (3x60)]		
4, 5	1. Memahami representasi persamaan logika dalam Karnough map 2. Memahami teknis merepresentasikan persamaan logika dari ke dalam Karnough Map maupun sebaliknya. 3. Memahami penyederhaan persamaan logika menggunakan Karnough Map (K-Map) 4. Implementasi Karnough map dalam kasus	- Mahasiswa mampu merepresentasikan persamaan logika dari ke dalam Karnough map maupun sebaliknya - Mahasiswa mampu melakukan penyederhanaan persamaan logika menggunakan Karnough map.	Kriteria: Ketepatan dan Penguasaan Bentuk Penilaian: Tugas mandiri dan tanya jawab	Kuliah dan Diskusi [TM: 2 x (3x50)] Kuliah Mandiri [KM: 2 x (3x60)] Terstruktur [TS: 2 x (3x60)]	- Karnough Map 1 – 4 variable - Penyederhanaan Persamaan Logika	4 (5% Tugas Mandiri)
6, 7	1. Memahami proses penyederhanaan rangkaian digital dengan metode tabulasi Quine-McClusky 2. Menyelesaikan kasus-kasus yang berhubungan dengan sistem bilangan, type Boolean, operator logika dan metode Quine-McClusky	- Mahasiswa mampu melakukan penyederhanaan rangkaian digital pada gate level dengan metode tabulasi Quine-McClusky. - Ketercapaian penyelesaian kasus yang diberikan berkenaan dengan materi tatap muka ke-1 hingga ke-6 minimal 80%	Kriteria: Ketepatan dan Penguasaan Bentuk Penilaian: Penyelesaian Kasus, Tugas mandiri dan QUIZ	Kuliah dan Diskusi [TM: 2 x (3x50)] Kuliah Mandiri [KM: 2 x (3x60)] Terstruktur [TS: 2 x (3x60)]	- Gate Level Minimization - Metode Tabulasi Quine-McClusky	4 (5% Tugas Mandiri, Quiz 10%)
8	Evaluasi Tengah Semester : Melakukan validasi hasil penilaian, evaluasi dan perbaikan proses pembelajaran berikutnya					25

9, 10,	1. Mahasiswa memahami prinsip kerja sirkuit digital dan boolean algebra.	<ul style="list-style-type: none"> - Mahasiswa mampu merepresentasikan fungsi Boolean dalam gerbang logika dan sirkuit digital. 	<p>Kriteria: Ketepatan dan Penguasaan</p> <p>Bentuk Penilaian: Tugas mandiri dan tanya jawab</p>	<p>Kuliah dan Diskusi [TM: 2 x (3x50)]</p> <p>Kuliah Mandiri [KM: 2 x (3x60)]</p> <p>Terstruktur [TS: 2 x (3x60)]</p>	<ul style="list-style-type: none"> - Implementasi Gerbang Logika dasar TTL 	4 (5% Tugas Mandiri)
11, 12, 13	<ol style="list-style-type: none"> 1. Mahasiswa memahami prinsip kerja rangkaian logika kombinasional 2. Mahasiswa memahami prinsip kerja rangkaian logika kombinasional ADDER, SUBTRACTOR, ENCODER, DECODER, MULTIPLEXER, dan DEMULTIPLEXER. 	<ul style="list-style-type: none"> - Mahasiswa mampu menjelaskan prinsip kerja rangkaian logika kombinasional <i>adder, subtractor, encoder, decoder, multiplexer, dan demultiplexer.</i> - Mahasiswa mampu mengimplementasikan prinsip kerja rangkaian logika kombinasional 	<p>Kriteria: Ketepatan dan Penguasaan</p> <p>Bentuk Penilaian: Tugas mandiri dan tanya jawab</p>	<p>Kuliah dan Diskusi [TM: 3 x (3x50)]</p> <p>Kuliah Mandiri [KM: 3 x (3x60)]</p> <p>Terstruktur [TS: 3 x (3x60)]</p>	<ul style="list-style-type: none"> - Rangkaian Logika Kombinasional 	6 (5% Tugas Mandiri)
14, 15	<ol style="list-style-type: none"> 1. Mahasiswa memahami prinsip kerja rangkaian logika sekuensial 2. Mahasiswa memahami prinsip kerja rangkaian logika sekuensial JK Flip Flop (JK-FF), T-FF, SR-FF, dan D-FF 3. Mahasiswa memahami prosedur dan proses konversi FF 4. Mahasiswa memahami cara menganalisis dan merancang rangkaian logika sekuensial dengan state diagram. 5. Menyelesaikan kasus-kasus yang berhubungan dengan rangkaian kombinasional dan sekuensial 	<ul style="list-style-type: none"> - Mahasiswa mampu menjelaskan prinsip kerja rangkaian logika sekuensial JK Flip Flop (JK-FF), T-FF, SR-FF, D-FF - Mahasiswa mampu melakukan konversi FF - Mahasiswa mampu melakukan analisis dan merancang rangkaian logika sekuensial dengan state diagram. - Ketercapaian penyelesaian kasus yang diberikan berkenaan dengan materi tatap muka ke-9 	<p>Kriteria: Ketepatan dan Penguasaan</p> <p>Bentuk Penilaian: Tugas mandiri, penyelesaian kasus dan QUIZ</p>	<p>Kuliah dan Diskusi [TM: 2 x (3x50)]</p> <p>Kuliah Mandiri [KM: 2 x (3x60)]</p> <p>Terstruktur [TS: 2 x (3x60)]</p>	<ul style="list-style-type: none"> - Rangkaian Logika Sekuensial - Sirkuit digital dan boolean algebra. - Rangkaian Logika Kombinasional dan sekuensial 	4 (5% Tugas Mandiri, Quiz 10%)



RENCANA PEMBELAJARAN SEMESTER (RPS) PROGRAM STUDI INFORMATIKA IFA210

		hingga ke-15 minimal 80%				
16	Evaluasi Akhir Semester: Melakukan validasi penilaian akhir dan menentukan kelulusan mahasiswa					30

RANCANGAN TUGAS MAHASISWA

Mata Kuliah	Pengantar Sistem Digital (PRODI)				
Kode MK	INF210	sks:	2	Semester:	4
Dosen Pengampu	Prio Handoko, S.Kom, M.T.I				
BENTUK TUGAS					
Tertulis Mandiri					
JUDUL TUGAS					
Tugas yang diberikan kepada mahasiswa merupakan tugas yang berkenaan dengan materi yang disampaikan sebelum UTS, mulai dari tatap muka minggu ke-1 hingga ke-7 yang meliputi pembahasan mengenai dasar sistem digital yang meliputi sistem bilangan, operator logika, gerbang logika, penyederhanaan rangkaian digital.					
SUB CAPAIAN PEMBELAJARAN MATA KULIAH					
<ol style="list-style-type: none"> 1. Mahasiswa mampu menjelaskan perbedaan sinyal digital dan kontinu. 2. Mahasiswa mampu memahami sistem bilangan dan proses konversinya 3. Mahasiswa mampu mengimplementasikan diagram venn dalam penyelesaian kasus 4. Mahasiswa memahami prinsip operator logika dan sistem bilangan 5. Mahasiswa mampu merepresentasi persamaan logika dalam Karnough map (K-Maps) 6. Mahasiswa mampu menyederhanakan rangkaian digital menggunakan metode tabulasi 					
DESKRIPSI TUGAS					
<ol style="list-style-type: none"> 1. Melengkapi materi yang disampaikan dan tugas yang diberikan ke dalam <i>logbook</i> yang akan dievaluasi pada perkuliahan setiap minggunya. 2. Merepresentasikan fungsi boolean ke dalam bentuk gerbang-gerbagn logika yang bersesuaian dari persamaan logika yang diberikan 3. Menyederhanakan persamaan logika menggunakan K-Maps 4. Menyederhanakan rangkaian digital dengan metode tabulasi 					
METODE Pengerjaan Tugas					
<ol style="list-style-type: none"> 1. Menyelesaikan kasus-kasus yang diberikan secara tertulis. 2. Kasus dikerjakan secara individu dan dosen pengampu akan menunjuk secara acak mahasiswa dan memintanya untuk mengerjakan di depan kelas. 					
BENTUK DAN FORMAT LUARAN					
Tertulis					
INDIKATOR, KRITERIA DAN BOBOT PENILAIAN					
Tugas mandiri (bobot 10%)					
JADWAL PELAKSANAAN					
Dilakukan sebelum Ujian Tengah Semester (UTS) dengan rincian: <ol style="list-style-type: none"> a. Tugas 1 : Pertemuan ke-5 b. Tugas 2 : Pertemuan ke-7 					
LAIN-LAIN					
-					
DAFTAR RUJUKAN					
<ol style="list-style-type: none"> 1. Mano, M. Moris, Ciletti, Michael D., 2013, "Digital Design: With an Introduction to the Verilog HDL", 5th Edition, Pearson. (Tersedia dalam bentuk ebook. Tautan : https://www.pdfdrive.com/mano-digital-design-d39562802.html) 					

RANCANGAN TUGAS MAHASISWA

Mata Kuliah	Pengantar Sistem Digital (PRODI)				
Kode MK	IFA210	sks:	2	Semester:	4
Dosen Pengampu	Prio Handoko, S.Kom, M.T.I				
BENTUK TUGAS					
Tertulis Mandiri					
JUDUL TUGAS					
Tugas yang diberikan kepada mahasiswa merupakan tugas yang berkenaan dengan materi yang disampaikan sebelum UTS, mulai dari tatap muka minggu ke-9 hingga ke-15 yang meliputi pembahasan mengenai pengolahan aritmatika dan logika (instruksi) ALU, prose pengolahan <i>pipelining</i> , set instruksi dan memori utama.					
SUB CAPAIAN PEMBELAJARAN MATA KULIAH					
<ol style="list-style-type: none"> 1. Mahasiswa memahami prinsip kerja rangkaian gerbang logika dasar secara empirik menggunakan IC 2. Mahasiswa mampu mengimplementasikan prinsip kerja rangkaian logika kombinasional 3. Mahasiswa mampu mengimplementasikan prinsip kerja rangkaian logika sekuensial 					
DESKRIPSI TUGAS					
<ol style="list-style-type: none"> 1. Melengkapi materi yang disampaikan dan tugas yang diberikan ke dalam <i>logbook</i> yang akan dievaluasi pada perkuliahan setiap minggunya. 2. Menyelesaikan kasus yang berhubungan dengan rangkaian kombinasional dan sekuensial 					
METODE Pengerjaan Tugas					
<ol style="list-style-type: none"> 1. Menyelesaikan kasus-kasus yang diberikan secara tertulis. 2. Kasus dikerjakan secara individu dan dosen pengampu akan menunjuk secara acak mahasiswa dan memintanya untuk mengerjakan di depan kelas. 					
BENTUK DAN FORMAT LUARAN					
Tertulis					
INDIKATOR, KRITERIA DAN BOBOT PENILAIAN					
Tugas mandiri (bobot 10%)					
JADWAL PELAKSANAAN					
Dilakukan sebelum Ujian Tengah Semester (UTS) dengan rincian: <ol style="list-style-type: none"> a. Tugas 3 : Pertemuan ke-10 b. Tugas 4 : Pertemuan ke-13 c. Tugas 5 : Pertemuan ke-15 					
LAIN-LAIN					
-					
DAFTAR RUJUKAN					
<ol style="list-style-type: none"> 1. Mano, M. Moris, Ciletti, Michael D., 2013, "Digital Design: With an Introduction to the Verilog HDL", 5th Edition, Pearson. (Tersedia dalam bentuk ebook. Tautan : https://www.pdfdrive.com/mano-digital-design-d39562802.html) 					